

简述

PT5619 在同一颗芯片中同时集成了三个 90V 半桥栅极驱动器，特别适合于三相电机应用中高速功率 MOSFET 和 IGBT 的栅极驱动。芯片内置了死区时间和上下管直通保护，非常有效地阻止半桥电路损坏。为了防止因芯片工作在较低的电源电压而对功率管产生损害，芯片内部集成了欠压锁定电路来阻止该现象发生。先进的高压 BCD 制程和内置共模噪声消除技术使得高边驱动器在高 dv/dt 噪声环境能稳定工作，并且使芯片具有宽范的负瞬态电压忍受能力。为了延长电池的使用时间，可以通过对 ENB 引脚的控制使芯片能进入到低消耗电流的待机模式。

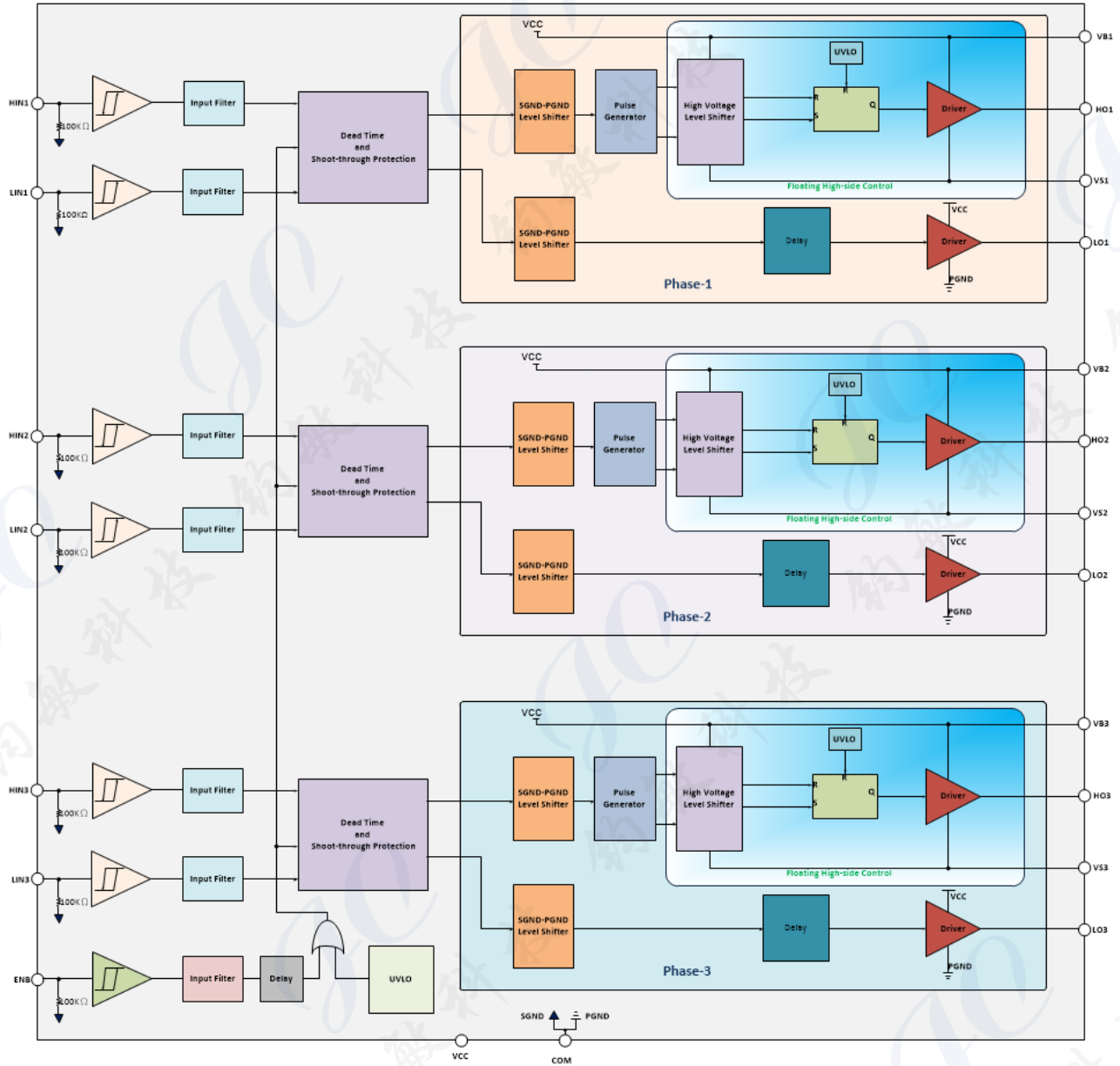
应用

- 电动车，电动工具应用中三相马达驱动
- 其他电池供电产品中马达驱动
- 其他三相逆变器

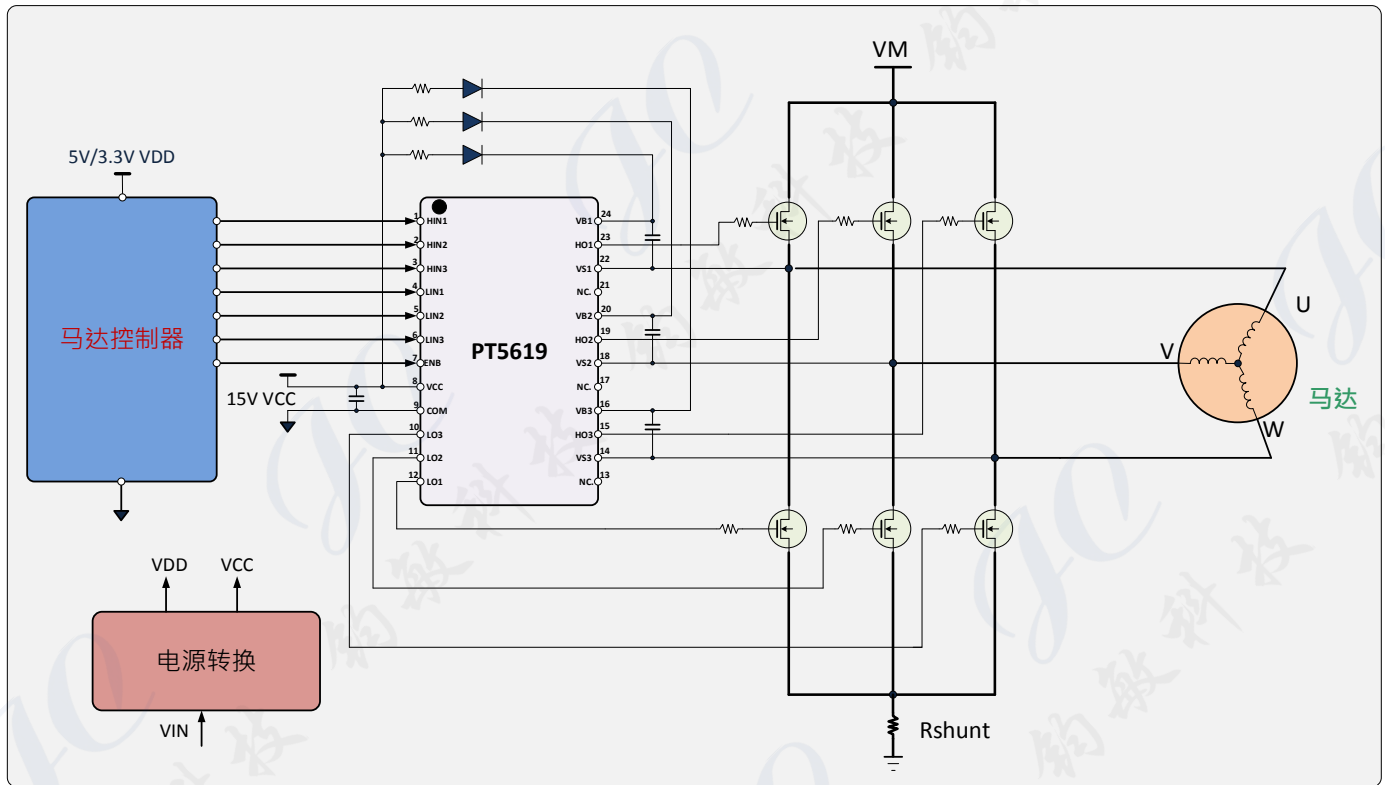
特征

- 内部集成 90V 三相半桥高边和低边驱动器
- 内置了死区时间
- 内置直通保护
- 高边和低边驱动器内置欠压锁定
- 兼容 3.3V, 5V, 15V 三种逻辑电平
- ENB 引脚控制进入到待机模式
- 驱动器汲出/汲入电流: 1200mA/2000mA
- 死区时间: 0.5 μ s(typ.)
- 优秀 dv/dt 共模噪声消除电路
- 具有负瞬态电压忍受能力
- 低 di/dt 栅极驱动特性，更好的 EMI 性能
- 工作温度范围: -40°C 至 125°C
- 小尺寸封装: TSSOP20L/24L, QFN24

功能方框图



典型应用电路

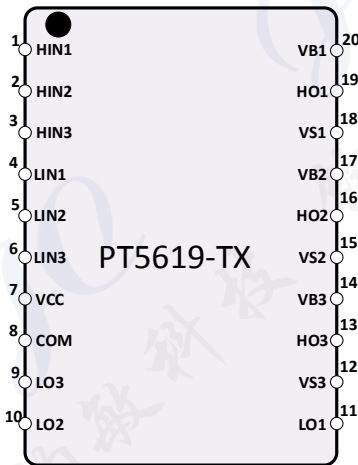


订购信息

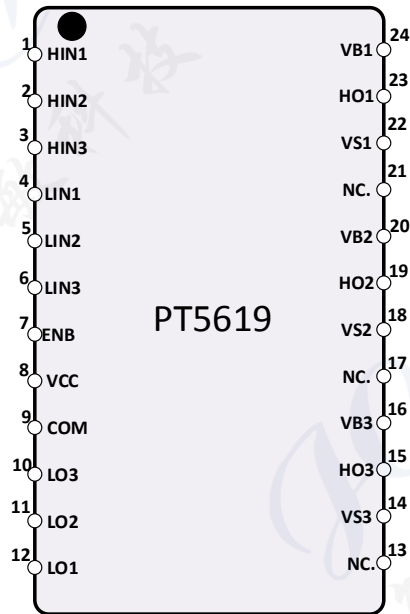
编号	封装	正印
PT5619-TX	20 Pins, TSSOP	PT5619-TX
PT5619	24 Pins, TSSOP	PT5619
PT5619	24 Pins, QFN	PT5619

芯片引脚排布

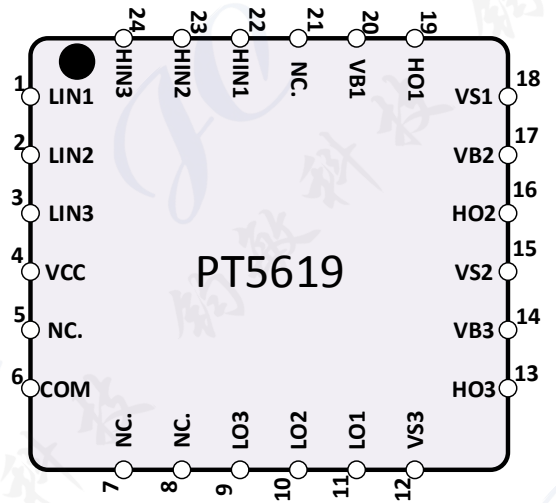
20-PIN TSSOP



24-PIN TSSOP



QFN



引脚描述

引脚名称	描述	引脚编号		
		20-Pin TSSOP	24-Pin TSSOP	QFN
HIN1	相 1 高边栅极驱动器逻辑输入端	1	1	22
HIN2	相 2 高边栅极驱动器逻辑输入端	2	2	23
HIN3	相 3 高边栅极驱动器逻辑输入端	3	3	24
LIN1	相 1 低边栅极驱动器逻辑输入端	4	4	1
LIN2	相 2 低边栅极驱动器逻辑输入端	5	5	2
LIN3	相 3 低边栅极驱动器逻辑输入端	6	6	3
ENB	待机模式使能控制端	–	7	–
VCC	内部逻辑电路和低边栅极驱动器电源输入端	7	8	4
NC.	无连接	–	–	5
COM	内部逻辑电路和低边栅极驱动器电源地端	8	9	6
NC.	无连接	–	–	7
NC.	无连接	–	–	8
LO3	相 3 低边栅极驱动器输出端	9	10	9
LO2	相 2 低边栅极驱动器输出端	10	11	10
LO1	相 1 低边栅极驱动器输出端	11	12	11
NC.	无连接	–	13	–
VS3	相 3 高边驱动器浮动电源摆动电压	12	14	12
HO3	相 3 高边驱动器输出端	13	15	13
VB3	相 3 高边驱动器浮动电源	14	16	14
NC.	无连接	–	17	–
VS2	相 2 高边驱动器浮动电源摆动电压	15	18	15
HO2	相 2 高边驱动器输出端	16	19	16
VB2	相 2 高边驱动器浮动电源	17	20	17
NC.	无连接	–	21	–
VS1	相 1 高边驱动器浮动电源摆动电压	18	22	18
HO1	相 1 高边驱动器输出端	19	23	19
VB1	相 1 高边驱动器浮动电源	20	24	20
NC.	无连接	–	–	21

功能描述

低边电源 VCC 和欠压锁定 (UVLO)

VCC 为低边电路电源供应端，能为输入逻辑电路和低边输出功率级工作提供所需的驱动能量。内置的欠压锁定电路能保证芯片工作在足够高的电源电压范围，进而防止由于低驱动电压所产生的热耗散对 MOSFET/IGBT 造成损害。如图1所示，当 VCC 上升并超过阈值电压 $V_{CCUV+} = 4.2V$ 后，低边控制电路解锁并开始工作，LO 开始输出；反之，VCC 下降并低于阈值电压 $V_{CCUV-} = 3.8V$ 后，低边电路锁定，芯片停止工作，LO 停止输出。VCC 工作电压范围建议为 10V-18V。

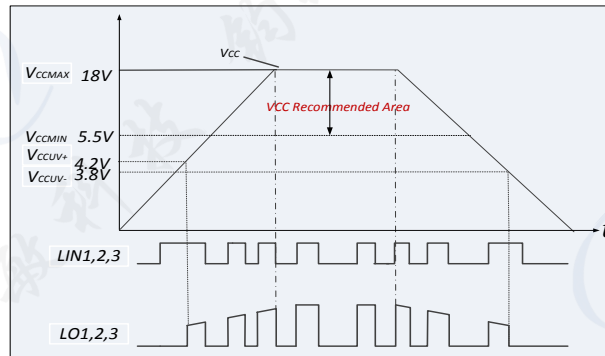


图.1 VCC supply UVLO operating area

高边电源 VBS (VB1-VS1, VB2-VS2, VB3-VS3) 和欠压锁定 (UVLO)

VBS 电源为高边电路供电电源，其中 VBS1 (VB1-VS1), VBS2 (VB2-VS2) 和 VBS3 (VB3-VS3) 分别对应相 1、相 2 和相 3 高边驱动电源。由浮动电源 VBS 供电的整体高边电路以地 COM 为参考点，并跟随外部功率管 MOSFET/IGBT 的源/发射极电压，在地线和母线电压之间摆动。由于高边电路具有低静态电流消耗，因此整个高边电路可以由与 VCC 连接的自举电路技术供电，并且只需一个较小的电容就能维持驱动功率管所需电压。如图 2 所示，高边电源 VBS 的欠压锁定类似于低边 VCC 电源，VBS 工作电压范围建议在 10V-18V。

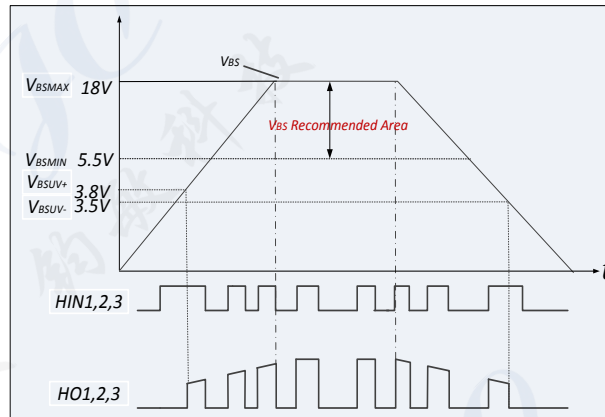


图.2 VBS supply UVLO operating area

低边和高边逻辑输入控制: HIN&LIN (HIN1,2,3/LIN1,2,3)

为了更好兼容各类控制器，该芯片特别地将 6 个输入施密特反相器的阈值调整到最低可以兼容 3.3V 的 LSTTL 和 CMOS 逻辑电平。内置施密特反相器和先进脉冲滤波器更加有效地屏蔽非正常的输入短脉冲信号，大幅提升系统的对干扰免疫力和可靠性。每个逻辑输入端在芯片内部都预置 100kΩ 的下拉电阻，保证在焊接（虚焊）和输入非有效连接等异常情况下能提供关断功率管控制讯号。输入脉冲宽度尽量不低于 300ns，以保证正确的输入和输出关系。

功率管直通保护 (SHOOT-THROUGH PREVENTION)

芯片内部配备了专门用于防止功率管直通的保护电路，能有效地防止高边和低边输入讯号受到共模干扰时造成的功率管损害。图3展示了直通保护电路如何保护功率管的过程。功率管直通意味着同一个半桥中的高边栅极驱动器输出HO和低边栅极驱动器输出LO同时为“高”，这时会有非常大的有害电流同时流过上下边功率管，并伴有较大的功率损耗产生，严重时甚至会直接损坏功率管。如图3所示，当同一相的低边输入LIN和高边输入HIN同时为“高”时，内部保护电路将驱动器输出HO和LO拉至“低”，有效关断功率管。当其中一个输入信号变为“低”时，驱动器输出需要经过一个死区时间的延时才能输出“高”。该措施避免了有害短输入脉冲造成的功率管开关过度状态，有效地减小损耗，降低功率管损坏的风险。

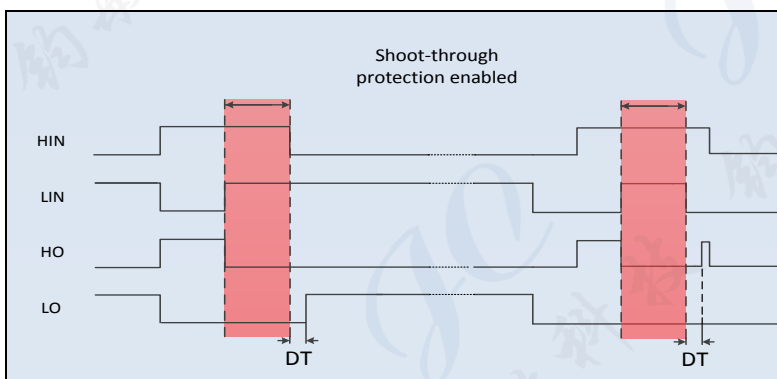


图.3 Shoot-through prevention

死区时间 (DEAD TIME)

芯片内部设置了固定的死区时间保护电路。在死区时间内，高边和低边驱动器输出均被设定为“低”。所设定的死区时间必须在确保一个功率管有效关断之后，再开启另外一个功率管，这样防止产生上下管直通现象。如果由逻辑输入设定的外部死区时间小于内部最小死区时间，则驱动器输出的死区时间为芯片内部设定的死区时间；一旦由逻辑输入设定的外部死区时间大于芯片内部设定死区时间，则以逻辑输入设定的外部死区时间为驱动器输出死区时间。图4描述了死区时间、输入信号和驱动器输出信号的时序关系。

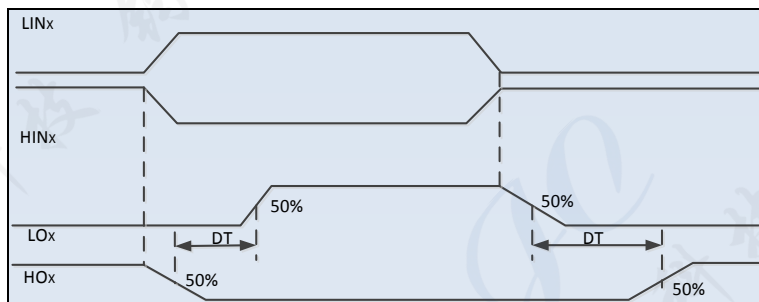


图.4 Dead time protection

栅极驱动器 (HO1,2,3/ LO1,2,3)

低边和高边驱动器以电压脉冲输出为其工作方式，特别适合于功率 MOSFET 和 IGBT 的驱动。低边驱动器输出 (LO1、2、3) 分别由各自对应的低边逻辑输入确定 (LIN1、2、3)，同样，高边驱动器输出 (HO1、2、3) 则分别由各自对应的高边逻辑输入确定 (HIN1、2、3)。特别注意的是，在高边电源 VBS 欠压锁定解锁之后，需要一个新的高边逻辑输入上升沿来重新激发对应的高边输出驱动器并输出为“高”；而低边则在 VCC 电源欠压锁定解锁之后，低边驱动器直接输出与各自低边输入信号相对应的状态，而不会遇到像高边驱动器那样的问题。

待机模式 (STANDBY MODE)

该芯片在 TSSOP24L 的封装形式中，专门预留一个待机模式使能引脚 ENB。通过控制该引脚状态，可以使得芯片进入到消耗非常低静态电流的待机模式。ENB 逻辑输入电平兼容 3.3V/5V 的逻辑电平，能更广泛接受来自控制器输出的控制信号。如果 ENB 脚的电平被设定为“高”，芯片立即被迫进入到待机模式，这时所有的驱动器被强制为“低”，不再受输入逻辑控制；此时仅消耗典型值为 46 μ A 的静态电流。当 ENB 脚从“高”转变为“低”时，芯片需要等待典型值约为 3 μ s 的延时后才能从待机模式恢复到正常工作状态，各个驱动器输出各自逻辑输入所确定的状态。为了降低输入偏置电流，在 ENB 脚到地 COM 之间配置了足够大的下拉电阻，100k Ω 。

绝对最大额定值

任何超过绝对最大额定值的压力都可能会损害芯片或者导致芯片工作异常。除非另有说明，否则所有参数都以芯片的COM脚为参考地。

参数描述	符号	最小值	最大值	单位
高边浮动电源电压	$V_{B1,2,3}$	-0.3	90	V
高边浮动电源摆动电压	$V_{S1,2,3}$	$V_{B1,2,3}-20$	$V_{B1,2,3}+0.3$	
高边栅极驱动器输出电压	$V_{HO1,2,3}$	$V_{S1,2,3}-0.3$	$V_{B1,2,3}+0.3$	
边栅极驱动器输出电压	$V_{LO1,2,3}$	COM-0.3	$V_{CC}+0.3$	
逻辑输入电压	$V_{HIN1,2,3}$ $V_{LIN1,2,3}$ ENB	-0.3	20	
低边电源电压	V_{CC}	-0.3	20	
装热耗散 @ $T_A \leq 25^\circ\text{C}$ ①	P_D	—	TSSOP20:1.2 TSSOP24:1.3	W
结到周边环境热阻①	R_{thJA}	—	TSSOP20:100 TSSOP24:94	$^\circ\text{C}/\text{W}$
可允许摆动电压摆率	dV/dt	—	50	V/ns
结温度	T_J	-40	+150	$^\circ\text{C}$
存储温度	T_S	-40	+150	
引脚焊接温度 (持续时间 10s)	TL	—	260	$^\circ\text{C}$

注:

① : P_D 和 R_{thJA} 均为设计值

推荐工作条件

参数描述	符号	最小值	典型值	最大值	单位
低边电源电压	V_{CC}	5.5	—	18	V
高边浮动电源摆动电压 ②	$V_{S1,2,3}$	COM-6	—	60	
高边浮动电源摆动电压	$V_{B1,2,3}$	$V_{S1,2,3}+5.5$	—	$V_{B1,2,3}+18$	
高边栅极驱动器输出电压	$V_{HO1,2,3}$	V_S	—	V_B	
低边栅极驱动器输出电压	$V_{LO1,2,3}$	COM	—	V_{CC}	
逻辑输入电压	$V_{HIN1,2,3}$ $V_{LIN1,2,3}$ ENB	0	—	5	
芯片工作结温度	T_J	-40	—	+125	$^\circ\text{C}$

注:

② : 对于 $V_{BS}=15V$ ，为了能使高边逻辑电路正常工作， V_S 的工作电压不能超过 (COM-6V) 至 60V 范围。如果 V_S 电压出现在 (COM-6V) 至 (COM- V_{BS}) 范围，低压至高压电平转换电路无法正常传输信号，高边逻辑边路被锁定在当前的状态。这个参数为设计值，不进行 100% 产品测试。

静态电特性

(V_{CC-COM}) = (V_B-V_S)=15V. 除非另有指定, 否则参考环境温度为 $T_A=25^{\circ}C$ 。所有通道的 $V_{IN,TH}$ 、 V_I 、和 I_{IN} 等输入参数均以COM脚为参考地。同样地, 所有低边驱动器输出参数 V_O 和 I_O 以COM为参考低, 而所有高边驱动器输出参数 V_O 和 I_O 则以各自的 V_S 为参考地。 V_{CCUV} 参数以COM为参考地。 V_{BSUV} 参数以 V_S 为参考地。

参数描述	符号	测试条件	最小值	典型值	最大值	单位
低边电源特性						
静态 VCC 电源电流	I_{QVCC1}	$V_{HIN1,2,3} = V_{LIN1,2,3} = 0$ or 5V, $V_{ENB} = 0$	210	330	450	μA
待机模式中静态 VCC 电源电流	I_{QVCC2}	$V_{HIN1,2,3} = V_{LIN1,2,3} = 0$ or 5V, $V_{ENB} = 5$	—	46	80	
动态 VCC 电源电流	I_{VCCOP}	$f_{LIN1,2,3} = 20KHZ,$ $f_{HIN1,2,3} = 20KHZ,$	—	1500	—	
VCC 电源欠压锁定正向阈值电压	V_{CCUV+}	—	2.9	4.2	5.5	V
VCC 电源欠压锁定负向阈值电压	V_{CCUV-}	—	2.5	3.8	5.1	
VCC 电源欠压锁定磁滞电压	V_{CCHYS}	—	—	0.4	—	
高边浮动电源特性						
高边 VBS 电源欠压锁定正向阈值电压	V_{BSUV+}	—	2.5	3.8	5.5	V
高边 VBS 电源欠压锁定负向阈值电压	V_{BSUV-}	—	2.2	3.5	4.8	
高边 VBS 电源欠压锁定磁滞电压	$V_{BSUVHYS}$	—	—	0.3	—	
高边静态 VBS 电源电流	I_{QBS}	$V_{BS} = 15V$	25	45	65	μA
高边漏电流	I_{LK}	$V_B = V_S = 100V$ $V_{CC} = 0V$	—	—	10	
逻辑输入特性						
HIN1,2,3, LIN1,2,3 和 ENB 逻辑“1”电压	V_{IH}	—	2.5	—	—	V
HIN1,2,3, LIN1,2,3 和 ENB 逻辑“0”电压	V_{IL}	—	—	—	0.8	
输入正向阈值电压	$V_{IN,TH+}$	—	—	1.9	—	
输入反向阈值电压	$V_{IN,TH-}$	—	—	1.4	—	
逻辑“1”输入偏置电流	I_{IN+}	$V_{IN} = 5V$	—	50	—	μA
逻辑“0”输入偏置电流	I_{IN-}	$V_{IN} = 0$	—	0	—	
栅极驱动器特性						
高边驱动器输出“高”短路电流 (汲出)	I_{HO+}	$V_{HO} = V_S = 0$	—	1.2	—	A
高边驱动器输出“低”短路电流 (汲入)	I_{HO-}	$V_{HO} = V_B = 15V$	—	2.0	—	
低边驱动器输出“高”短路电流 (汲出)	I_{LO+}	$V_{LO} = 0$	—	1.2	—	
低边驱动器输出“低”短路电流 (汲入)	I_{LO-}	$V_{LO} = V_{CC} = 15V$	—	2.0	—	
HIN 信号正常传输到 HO 时可允许负 V_S 电压	V_{SN}	$V_{BS} = 15V$	—	-8	—	V

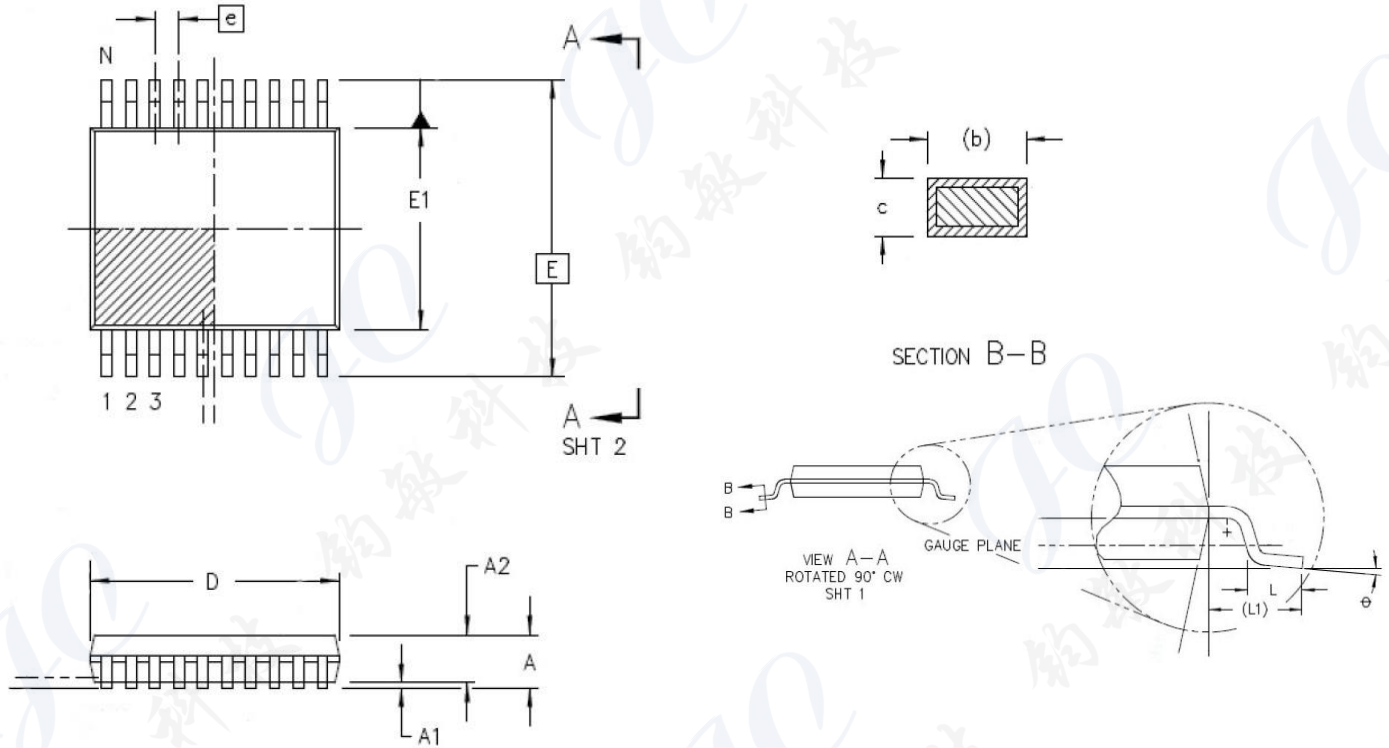
动态电特性

除非另有说明，否则均为 (VCC-COM) = (VB-VS) = 15V, $V_{S1,2,3} = \text{COM}$, 和 $C_{\text{load}} = 1\text{nF}$ ，周边环境温度 $T_A = 25^\circ\text{C}$ 。

参数描述	符号	测试条件	最小值	典型值	最大值	单位
开通传输延时	t_{on}	$V_{\text{HIN}1,2,3}$ or $V_{\text{LIN}1,2,3} = 5\text{V}$, $V_{\text{S}1,2,3} = 0$	—	120	200	ns
关闭传输延时	t_{off}	$V_{\text{HIN}1,2,3}$ or $V_{\text{LIN}1,2,3} = 0$, $V_{\text{S}1,2,3} = 0$	—	120	200	
开通上升时间	t_r	$V_{\text{HIN}1,2,3}$ or $V_{\text{LIN}1,2,3} = 5\text{V}$, $V_{\text{S}1,2,3} = 0$	—	37	—	
关闭下降时间	t_f	$V_{\text{HIN}1,2,3}$ or $V_{\text{LIN}1,2,3} = 0$, $V_{\text{S}1,2,3} = 0$	—	30	—	
死区时间	DT	$V_{\text{HIN}1,2,3}$ or $V_{\text{LIN}1,2,3} = 0$ and 5V, without external dead time	300	500	700	
六通道死区时间匹配	MDT	without external dead time	—	—	50	
六通道延时匹配	MT	external dead time > 1000ns	—	—	50	
输出脉冲宽度匹配	PM	external dead time > 1000ns, $PW_{\text{IN}} = 10\mu\text{s}$, $PM = PW_{\text{OUT}} - PW_{\text{IN}}$	—	—	50	
ENB 输入滤波时间宽度	$t_{\text{FLT,ENB}}$	$V_{\text{ENB}} = 0$ and 5V	—	450	—	μs
ENB 输入“高”到 HO/LO 关断延时	$t_{\text{off,ENB}}$	$V_{\text{ENB}} = 5\text{V}$	—	0.55	—	
ENB 输入“低”到 HO/LO 开启延时	$t_{\text{on,ENB}}$	$V_{\text{ENB}} = 0\text{V}$	—	6	—	

封装信息

20 PINS, TSSOP, 173MIL

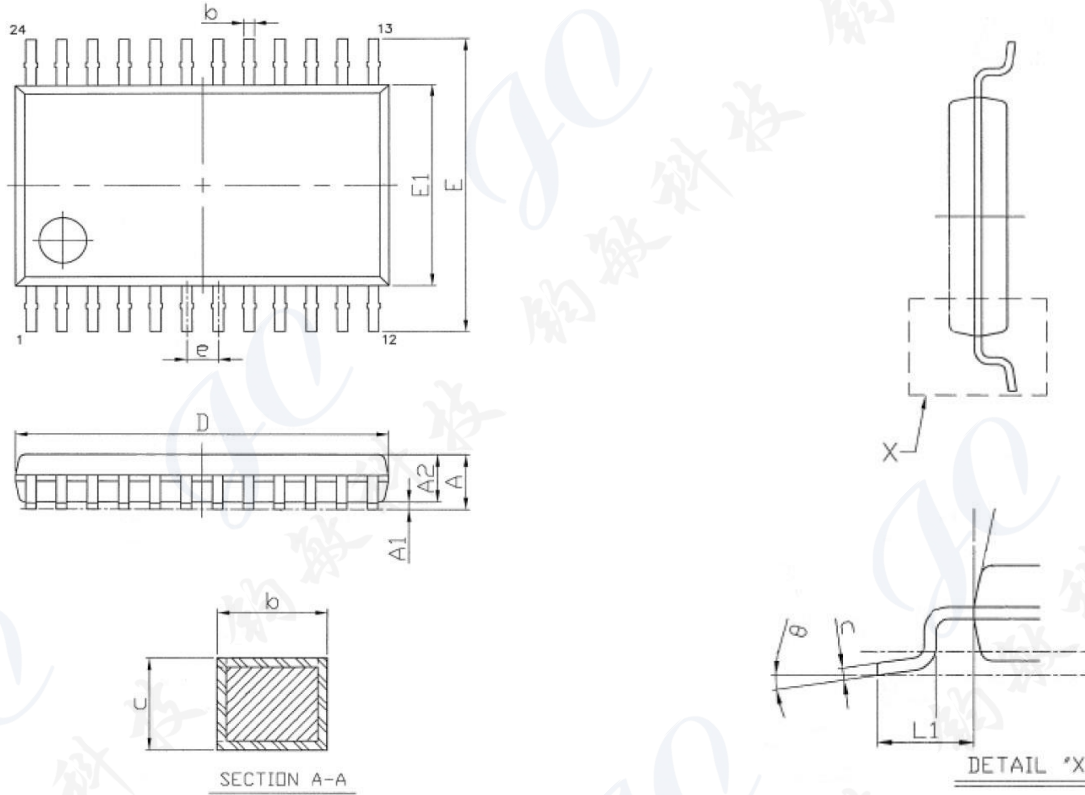


符號	尺寸(mm)		
	最小	標準	最大
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	1.00	1.05
b	0.19	-	0.30
c	0.09	-	0.20
e	0.65BSC		
D	6.40	6.50	6.60
E	6.4 BSC		
E1	4.30	4.40	4.50
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	-	8°

注:

1. 尺寸参考 JEDEC MO-153 AC
2. 单位皆为 mm

24 PINS, TSSOP, 173MIL

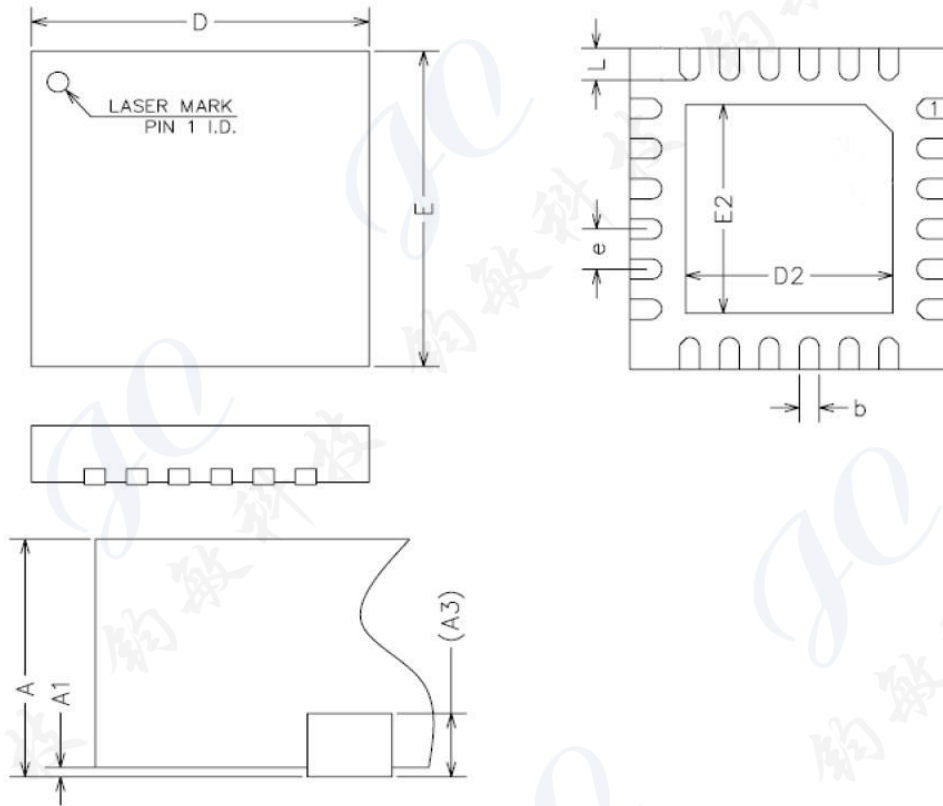


符號	尺寸(mm)		
	最小	標準	最大
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	1.00	1.05
b	0.19	0.20	0.30
c	0.09	-	0.20
e	0.65 BSC		
D	7.70	7.80	7.90
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
L1	1.00 REF		
θ	0°	-	8°

注:

1. 尺寸參考 JEDEC MO-153 ADT
2. 单位皆为 mm

24 PINS, QFN



符號	尺寸(mm)		
	最小	標準	最大
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20 REF		
b	0.18	0.25	0.30
D	4.00 BSC		
D2	2.50	2.65	2.80
E	4.00 BSC		
E2	2.50	2.65	2.80
e	0.50 BSC		
L	0.35	0.40	0.45

注:

1. 尺寸参考 JEDEC MO-220 WGGD-6
2. 单位皆为 mm

IMPORTANT NOTICE

Princeton Technology Corporation (PTC) reserves the right to make corrections, modifications, enhancements, improvements, and other changes to its products and to discontinue any product without notice at any time. PTC cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a PTC product. No circuit patent licenses are implied.